



(19)

(11) Publication number:

11214386 A

Generated Document.

PATENT ABSTRACTS OF JAPAN

(21) Application number: 10011306

(51) Intl. Cl.: H01L 21/316 H01L 29/78

(22) Application date: 23.01.98

(30) Priority:

(43) Date of application
publication: 06.08.99(84) Designated
contracting states:(71) Applicant: MATSUSHITA ELECTRON CORP
KOBAYASHI HIKARI(72) Inventor: YONEDA KENJI
KOBAYASHI HIKARI

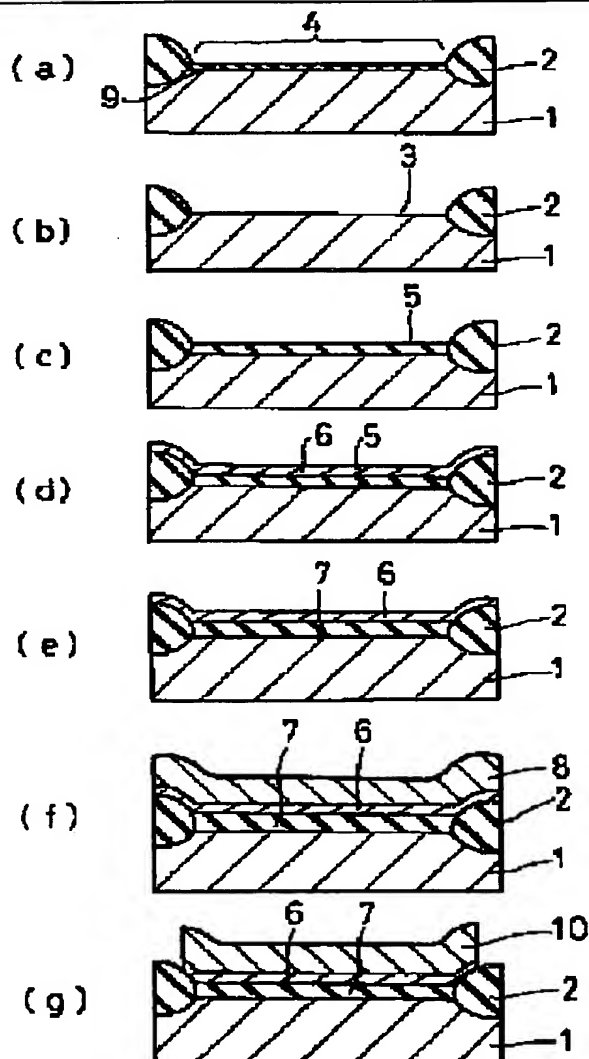
(74) Representative:

(54) SEMICONDUCTOR AND
METHOD FOR FORMING
INSULATING FILM ON
SEMICONDUCTOR
SUBSTRATE SURFACE

(57) Abstract:

PROBLEM TO BE SOLVED: To provide a semiconductor for forming an insulating film of high quality on the surface of a semiconductor substrate with good controllability without using high-temperature heating, and forming a gate insulating film after metallic wiring, by forming a metallic thin film of a metal having oxidizing catalyst or oxidizing and nitrizing catalytic action in a thickness in the range of 0.5 to 3 nm, and forming an insulating film of a film thickness get in the range of 1 to 20 nm, including the film formed of metal in a semiconductor as well as at least an insulating film and a metal film on the surface of the semiconductor substrate.

SOLUTION: A first insulating film 5 on a thickness range of 0.1 to 2.5 nm is formed on a semiconductor substrate 1. Then, a metallic thin film (for example, a platinum film) 6 having an oxidizing or oxidizing and nitrizing catalytic action is formed on the first insulating film by a depositing method in the thickness range of 0.5 to 30 nm. Afterwards, a bias voltage in the ranging of 0.1 to 5 V is impressed to the metallic thin film on the semiconductor substrate 1 and is subjected to heat treatment in an oxidizing or oxidizing and nitrizing atmosphere at a temperature of 25° C-600° C, and a second insulating film 7 is formed.



(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平11-214386

(43) 公開日 平成11年(1999) 8月6日

(51) Int.Cl.⁸

H 0 1 L 21/316
29/78

識別記号

F I

H 0 1 L 21/316
29/78

S

3 0 1 G

審査請求 未請求 請求項の数19 O L (全 10 頁)

(21) 出願番号 特願平10-11306

(22) 出願日 平成10年(1998) 1月23日

(71) 出願人 000005843

松下電子工業株式会社
大阪府高槻市幸町1番1号

(71) 出願人 594056384

小林 光
京都府京都市東山区本町9丁目106番地

(72) 発明者 米田 健司

大阪府高槻市幸町1番1号 松下電子工業
株式会社内

(72) 発明者 小林 光

京都府京都市東山区本町9丁目106番地

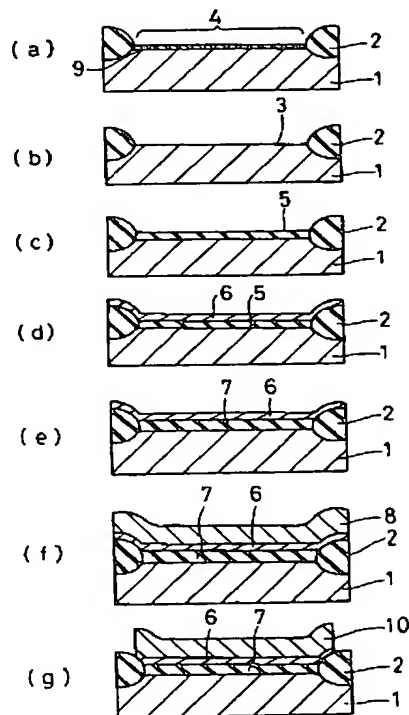
(74) 代理人 弁理士 池内 寛幸 (外1名)

(54) 【発明の名称】 半導体及び半導体基板表面の絶縁膜の形成方法

(57) 【要約】

【課題】 半導体基板1表面に絶縁膜6と金属薄膜7を少なくとも含む半導体であって、前記金属薄膜は厚さ0.5~30nmの範囲の酸化触媒又は酸窒化触媒作用を有する金属であり、前記絶縁膜は前記金属によって形成された膜を含む厚さ1~20nmの範囲の膜とすることにより、高温加熱を用いずに半導体基板表面に高品質の絶縁膜を制御性よく形成するとともに、金属配線以後にゲート絶縁膜を形成できる半導体を提供する。

【解決手段】 半導体基板1上に厚さ0.1~2.5nmの範囲の第1絶縁膜5を形成し、次いで第1絶縁膜5上に酸化又は酸窒化触媒作用を有する金属薄膜(例えば白金膜)6を蒸着法により厚さ0.5~30nmの範囲で形成し、しかる後半導体基板に金属薄膜に対して0.1~5Vの範囲のバイアス電圧を印加した状態で25~600℃の温度でかつ酸化又は酸窒化雰囲気中で熱処理を行って第2絶縁膜7を形成する。



【特許請求の範囲】

【請求項 1】 半導体基板表面に絶縁膜と金属薄膜とをこの順番に含む半導体であって、前記金属薄膜は厚さ 0.5～30nm の範囲の酸化又は窒化触媒作用を有する金属であり、前記絶縁膜は前記金属薄膜と前記半導体基板との間にバイアス電圧を印加した状態で前記半導体基板を加熱することにより、前記金属薄膜と前記半導体基板との間に前記酸化又は窒化触媒作用を有する金属によって形成された膜を含む厚さ 1～20nm の範囲の膜であることを特徴とする半導体。

【請求項 2】 絶縁膜が、酸化膜、窒化膜、及び酸窒化膜から選ばれた少なくとも一種である請求項 1 に記載の半導体。

【請求項 3】 絶縁膜が第 1 絶縁膜と第 2 絶縁膜で形成され、第 1 絶縁膜の厚さが 0.1～2.5nm の範囲であり、第 2 絶縁膜の厚さが 0.9～17.5nm の範囲である請求項 1 に記載の半導体。

【請求項 4】 酸化又は窒化触媒作用を有する金属が、白金及びパラジウムから選ばれた少なくとも一つの金属である請求項 1 に記載の半導体。

【請求項 5】 触媒作用を有する金属薄膜が、蒸着法、化学気相成長法 (CVD)、物理気相成長法 (PVD)、電解メッキ法、又は無電解メッキ法により形成されている請求項 4 に記載の半導体。

【請求項 6】 半導体基板が、単結晶シリコン、多結晶シリコン、非晶質シリコン、砒化ガリウム、りん化インジウム、シリコンカーバイド、シリコンゲルマニウム、及びシリコンゲルマニウムカーバイドから選ばれた少なくとも一つの材料である請求項 1 に記載の半導体。

【請求項 7】 絶縁膜が第 1 絶縁膜と第 2 絶縁膜で形成され、第 2 絶縁膜の膜厚が、第 1 絶縁膜の膜厚より厚く、かつ 0.9～17.5nm の範囲である請求項 1 に記載の半導体。

【請求項 8】 半導体基板表面に絶縁膜を形成するに際し、半導体基板上に厚さ 0.1～2.5nm の範囲の第 1 絶縁膜を形成し、次いで前記第 1 絶縁膜上に酸化又は窒化触媒作用を有する金属薄膜を厚さ 0.5～30nm の範囲で形成し、しかる後、前記金属薄膜と前記半導体基板との間にバイアス電圧を印加した状態で、600℃以下の温度でかつ酸化又は窒化雰囲気中で熱処理を行って第 2 絶縁膜を形成することを特徴とする半導体基板表面の絶縁膜の形成方法。

【請求項 9】 半導体基板上に第 1 絶縁膜を形成する方法が、半導体基板を下記 A～J から選ばれた少なくとも一つの液体中に浸漬することにより形成する請求項 8 に記載の半導体基板表面の絶縁膜の形成方法。

- A. 熱濃硝酸
- B. 濃硫酸及び過酸化水素水の加熱溶液
- C. 塩酸及び過酸化水素水の加熱溶液
- D. 過酸化水素水

E. オゾン溶解水

F. 硝酸及び硫酸の加熱液

G. 弗化水素酸

H. 過塩素酸

I. 沸騰水

J. アンモニア水及び過酸化水素水の加熱溶液

【請求項 10】 半導体基板上に第 1 絶縁膜を形成する方法が、半導体基板を下記 K～R から選ばれた少なくとも一つの雰囲気中で 600℃以下で加熱することにより形成する請求項 8 に記載の半導体基板表面の絶縁膜の形成方法。

K. 乾燥酸素雰囲気

L. 水蒸気を含んだ酸素雰囲気

M. 乾燥酸素と非酸化性ガスとの混合ガス雰囲気

N. 水蒸気を含んだ酸素と非酸化性ガスとの混合ガス雰囲気

O. オゾンガス雰囲気またはオゾンガスを含む雰囲気

P. N₂O を含んだ酸素雰囲気

Q. NO を含んだ酸素雰囲気

20 R. アンモニアガスを含んだ酸素雰囲気

【請求項 11】 半導体基板表面に第 1 絶縁膜を形成する方法が、半導体基板をオゾンガスに暴露させるか、またはオゾンガス中で紫外線を照射しながら暴露させることにより形成する請求項 8 に記載の半導体基板表面の絶縁膜の形成方法。

【請求項 12】 酸化又は窒化触媒作用を有する金属薄膜が、白金及びパラジウムから選ばれた少なくとも一つの金属である請求項 8 に記載の半導体基板表面の絶縁膜の形成方法。

30 【請求項 13】 酸化又は窒化触媒作用を有する金属薄膜が蒸着法により形成されている請求項 12 に記載の半導体基板表面の絶縁膜の形成方法。

【請求項 14】 酸化又は窒化雰囲気中で熱処理を行うに際し、この雰囲気が下記 a～h から選ばれた少なくとも一つの雰囲気である請求項 8 に記載の半導体基板表面の絶縁膜の形成方法。

a. 乾燥酸素雰囲気

b. 水蒸気を含んだ酸素雰囲気

c. 乾燥酸素と非酸化性ガスとの混合ガス雰囲気

40 d. 水蒸気を含んだ酸素と非酸化性ガスとの混合ガス雰囲気

e. オゾンガス雰囲気またはオゾンガスを含む雰囲気

f. N₂O を含んだ酸素雰囲気

g. NO を含んだ酸素雰囲気中

h. アンモニアガスを含んだ酸素雰囲気中

【請求項 15】 酸化又は窒化雰囲気中で熱処理温度が、25～600℃の範囲である請求項 8 に記載の半導体基板表面の絶縁膜の形成方法。

50 【請求項 16】 半導体基板が、単結晶シリコン、多結晶シリコン、非晶質シリコン、砒化ガリウム、リン化イ

ンジウム、シリコンカーバイド、シリコンゲルマニウム、及びシリコンゲルマニウムカーバイドから選ばれる少なくとも一つの材料である請求項8に記載の半導体基板表面の絶縁膜の形成方法。

【請求項17】 半導体基板表面に絶縁膜を形成する前に、あらかじめ半導体の基板表面に存在する自然酸化膜又は不純物を除去する請求項8に記載の半導体基板表面の絶縁膜の形成方法。

【請求項18】 第2絶縁膜の膜厚が、第1絶縁膜の膜厚より厚く、かつ0.9～17.5nmの範囲である請求項8に記載の半導体基板表面の絶縁膜の形成方法。

【請求項19】 酸化又は窒化雰囲気中での熱処理を、半導体基板表面に金属配線を形成した後に行う請求項8に記載の半導体基板表面の絶縁膜の形成方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、半導体集積回路などに用いられる金属-絶縁膜-半導体デバイス、すなわちMIS (metal insulator semiconductor) デバイス、とりわけMOS (metal oxide semiconductor) トランジスタ及びMOS容量、MNOS (metal nitride oxide semiconductor) トランジスタ及びMNOS容量の極薄ゲート絶縁膜及び容量絶縁膜等に応用が可能な半導体及び半導体基板表面の絶縁膜の形成方法に関するものである。

【0002】

【従来の技術】半導体デバイス、とりわけMOSトランジスタ、MOS容量のゲート絶縁膜及び容量絶縁膜としては、シリコンデバイスの場合、通常二酸化シリコン膜(以下酸化膜と呼ぶ)が用いられる。これらの絶縁膜には、高い絶縁破壊耐圧、高い絶縁破壊電荷量が要求される。そのため、ウェーハの洗浄は非常に重要な工程の一つである。ウェーハは洗浄されると同時に、低い固定電荷密度、低い界面準位密度など高品質が要求される。一方、デバイスの微細化、高集積化に伴い、ゲート絶縁膜や容量絶縁膜は薄膜化しており、たとえば、0.1μmのデザインルールでは4nm以下の極薄ゲート絶縁膜が要求される。

【0003】従来、MOSトランジスタのゲート絶縁膜は、600℃以上の高温で、半導体基板を乾燥酸素や水蒸気などの酸化性雰囲気中に暴露することによって形成されていた(例えば、VLSIテクノロジー(VLSI technology)、S. M. Sze編集、1984年131～168頁参照)。また、熱酸化以外に、モノシランを熱分解させ、基板表面に堆積させる化学的気相成長法(CVD)法なども用いられる。また、低温で酸化膜を成長させる方法としては、酸化性の強い硝酸などの薬液中に半導体基板を浸漬し、化学的な酸化膜を形成する方法や、陽極酸化により酸化膜を形成する方法があるが、化学的酸化膜は成長できる膜厚範囲が限られ、一定以上の

膜厚の酸化膜を成長できないという問題点があり、また陽極酸化では比較的膜厚の制御範囲は広いものの、界面特性や絶縁破壊耐圧性などの電気特性は十分ではない。このほかにも、低温で酸化膜を形成する方法としては紫外線を照射しながら熱酸化を行う方法や、プラズマ中で酸化を行う方法があるが、いずれの方法も、薄い高品質の酸化膜を制御性よく、かつ再現性よく形成するのは困難な状況にある。

【0004】一方、MNOSトランジスタのゲート絶縁膜は、1000℃程度の高い温度で、半導体基板をN₂OやNOの雰囲気暴露することで形成する方法が用いられてきた。また、アンモニア雰囲気中で700℃程度にシリコンウェーハを加熱する方法が用いられてきた。このほかにも、低温で酸窒化膜を形成する方法として、紫外線を照射しながら熱酸窒化する方法や、窒素化合物や窒素ガスのプラズマをシリコンに暴露することにより直接酸窒化する方法があるが、いずれの方法も、薄い高品質の酸窒化膜を制御性よく、かつ、再現性よく形成するのは困難な状況である。

【0005】

【発明が解決しようとする課題】しかし、従来の比較的高温の熱酸化では、4nm以下の酸化膜の形成時に膜厚の制御性に欠けるという問題点があった。また、膜厚の制御性を向上させるために低温での酸化を行うと、形成された酸化膜の膜質の点で、界面準位密度が高いこと、及び固定電荷密度が高いことなどの問題点があった。また、化学気相成長法により堆積した酸化膜も膜厚制御性及び膜質の点で同様の問題をかかえている。特に、界面準位の発生はトランジスタのホットキャリア特性を劣化させるのみならず、トランジスタのしきい値電圧の不安定性、キャリアの移動度の低下など、特に微細デバイスでは致命的な問題を起す。さらに、素子の微細化により熱処理工程の低減化も要求されており、特にデバイスの設計自由度及びプロセスの自由度という点では従来の比較的高温の熱酸化によりゲート酸化膜を形成する方法では、必ず金属配線工程より以前にゲート酸化膜を形成する必要があった。これまで、金属配線には低抵抗を実現するためアルミニウムもしくはアルミニウム合金が用いられており、アルミニウム合金の融点は660℃程度と低く、さらにヒロック(熱処理により発生するアルミニウム配線表面の異常突出)などの発生を考えると金属配線後の熱処理は400℃以下に抑える必要がある。このため、従来の熱酸化法を用いた場合、金属配線工程以後にはゲート絶縁膜の形成は困難であった。また、熱酸化膜形成において400℃以下の温度においては酸化膜厚は1時間程度の熱処理によっても1nm以下であり、ゲート絶縁膜として利用できる膜厚を形成することは困難であった。

【0006】一方、従来のN₂Oガスを用いる熱酸窒化で酸窒化膜を形成する場合、高温加熱が必要であるとい

う問題点があった。また、NOガスを用いる熱酸窒化では、加熱温度が900°C以下に下がり、酸窒化膜中に含まれる窒素原子の量が若干増加するが、一定以上の膜厚をもつ酸窒化膜を成長できないという問題点があった。また、アンモニアガスを用いる熱酸窒化では、酸窒化膜中に多量の水素が含まれ、これが電子トラップとして働く結果、膜質が劣化するために、水素の除去を目的として酸窒化膜の形成後、1000°C程度に加熱または酸化する必要があるという問題点があった。

【0007】本発明は、前記従来の絶縁膜の形成方法の問題点を解決するために、高温加熱を用いずに半導体基板の表面に高品質の絶縁膜を制御性よく形成するとともに、金属配線以後にゲート絶縁膜を形成できる半導体及び半導体基板表面の絶縁膜の形成方法を提供することを目的とする。

【0008】

【課題を解決するための手段】前記目的を達成するため、本発明の半導体は、半導体基板表面に絶縁膜と金属薄膜とをこの順番に含む半導体であって、前記金属薄膜は厚さ0.5～30nmの範囲の酸化又は窒化触媒作用を有する金属であり、前記絶縁膜は前記金属薄膜と前記半導体基板との間にバイアス電圧を印加した状態で前記半導体基板を加熱することにより、前記金属薄膜と前記半導体基板との間に前記酸化又は窒化触媒作用を有する金属によって形成された膜を含む厚さ1～20nmの範囲の膜であることを特徴とする。

【0009】前記半導体においては、絶縁膜が、酸化膜、窒化膜、酸窒化膜から選ばれた少なくとも一種であることが好ましい。また、絶縁膜が第1絶縁膜と第2絶縁膜で形成され、第1絶縁膜の厚さが0.1～2.5nmの範囲であり、第2絶縁膜の厚さが0.9～17.5nmの範囲であることが好ましい。

【0010】また、前記半導体においては、酸化又は窒化触媒作用を有する金属が、白金及びパラジウムから選ばれる少なくとも一つの金属であることが好ましい。

【0011】また、前記半導体においては、酸化又は窒化触媒作用を有する金属薄膜が、蒸着法、化学気相成長法(CVD)、物理気相成長法(PVD)、電解メッキ法、又は無電解メッキ法により形成されていることが好ましい。

【0012】また、前記半導体においては、半導体基板が、単結晶シリコン、多結晶シリコン、非晶質シリコン、砒化ガリウム、りん化インジウム、シリコンカーバイド、シリコンゲルマニウム、及びシリコンゲルマニウムカーバイドから選ばれる少なくとも一つの材料であることが好ましい。

【0013】また、前記半導体においては、第2絶縁膜の膜厚が、第1絶縁膜の膜厚より厚く、かつ0.9～17.5nmの範囲であることが好ましい。

【0014】次に本発明の半導体基板表面の絶縁膜の形

成方法は、半導体基板表面に絶縁膜を形成するに際し、半導体基板上に厚さ0.1～2.5nmの範囲の第1絶縁膜を形成し、次いで前記第1絶縁膜上に酸化又は窒化触媒作用を有する金属薄膜を厚さ0.5～30nmの範囲で形成し、しかる後、前記金属薄膜と前記半導体基板との間にバイアス電圧を印加した状態で、600°C以下の温度でかつ酸化又は窒化雰囲気中で熱処理を行って第2絶縁膜を形成することを特徴とする。

【0015】前記方法においては、半導体基板上に第1絶縁膜を形成する方法が、半導体基板を下記A～Jから選ばれる少なくとも一つの液体中に浸漬することにより形成することが好ましい。

【0016】A. 熱濃硝酸

B. 濃硫酸及び過酸化水素水の加熱溶液

C. 塩酸及び過酸化水素水の加熱溶液

D. 過酸化水素水

E. オゾン溶解水

F. 硝酸及び硫酸の加熱液

G. 弗化水素酸

H. 過塩素酸

I. 沸騰水

J. アンモニア水及び過酸化水素水の加熱溶液

前記A～Jの液体であれば、例えばシリコンなどの半導体基板を酸化して絶縁膜を形成するのに適しているからである。

【0017】また、前記方法においては、半導体基板上に第1絶縁膜を形成する方法が、半導体基板を下記K～Rから選ばれる少なくとも一つの雰囲気中で600°C以下で加熱することにより形成してもよい。

【0018】K. 乾燥酸素雰囲気

L. 水蒸気を含んだ酸素雰囲気

M. 乾燥酸素と非酸化性ガスとの混合ガス雰囲気

N. 水蒸気を含んだ酸素と非酸化性ガスとの混合ガス雰囲気

O. オゾンガス雰囲気またはオゾンガスを含む雰囲気

P. N₂Oを含んだ酸素雰囲気

Q. NOを含んだ酸素雰囲気

R. アンモニアガスを含んだ酸素雰囲気

気相との反応により絶縁膜を形成すると塵等のコンタミが付着しないという利点があるからである。

【0019】また、前記方法においては、半導体基板表面上に第1絶縁膜を形成する方法が、半導体基板をオゾンガスに暴露するか、またはオゾンガス中で紫外線を照射しながら暴露することにより形成してもよい。

【0020】また、前記方法においては、酸化又は窒化触媒作用を有する金属薄膜が、白金またはパラジウムであることが好ましい。これらの金属は低温で酸化や酸窒化する機能に優れているからである。

【0021】また、前記方法においては、酸化又は窒化触媒作用を有する金属薄膜を蒸着法により形成すること

が好ましい。膜厚が薄くかつ均一に形成できるからである。

【0022】また、前記方法においては、酸化又は窒化雰囲気中で熱処理を行うに際し、酸化又は窒化雰囲気が下記a～hから選ばれる少なくとも一つの雰囲気であることが好ましい。

- 【0023】a. 乾燥酸素雰囲気
- b. 水蒸気を含んだ酸素雰囲気
- c. 乾燥酸素と非酸化性ガスとの混合ガス雰囲気
- d. 水蒸気を含んだ酸素と非酸化性ガスとの混合ガス雰囲気
- e. オゾンガス雰囲気またはオゾンガスを含む雰囲気
- f. N_2O を含んだ酸素雰囲気
- g. NO を含んだ酸素雰囲気
- h. アンモニアガスを含んだ酸素雰囲気

このような雰囲気下での酸化又は窒化処理により、第2絶縁膜を効率よく合理的に形成できるからである。

【0024】また、前記方法においては、酸化又は窒化雰囲気中での熱処理温度が、 $25 \sim 600^\circ C$ の範囲であることが好ましい、低温酸化又は窒化処理することにより本発明の目的を達成できるからである。

【0025】また、前記方法においては、半導体基板が、単結晶シリコン、多結晶シリコン、非晶質シリコン、砒化ガリウム、リン化インジウム、シリコンカーバイド、シリコンゲルマニウム、及びシリコンゲルマニウムカーバイドから選ばれる少なくとも一つの材料であることが好ましい。半導体基板として応用範囲が広いからである。

【0026】また、前記方法においては、半導体基板表面に絶縁膜を形成する前に、あらかじめ半導体基板表面に存在する自然酸化膜及び／又は不純物を除去することが好ましい。シリコン表面に高品質な極薄絶縁膜を形成するために、あらかじめ清浄なシリコン表面にしておくためである。

【0027】また、前記方法においては、第2絶縁膜の膜厚が、第1絶縁膜の膜厚より厚く、かつ $0.9 \sim 1.7.5 \text{ nm}$ の範囲であることが好ましい。最終的に得られる絶縁膜の厚さが前記の範囲であれば、MOSトランジスタ、MOS容量、MNOSTランジスタ、MNOS容量の極薄ゲート絶縁膜及び容量絶縁膜等に有用だからである。

【0028】また、前記方法においては、酸化又は窒化雰囲気中での熱処理を、半導体基板表面に金属配線を形成した後にすることもできる。

【0029】前記した本発明の半導体は、半導体基板表面に絶縁膜と金属薄膜とを少なくとも含む半導体であって、前記金属薄膜は厚さ $0.5 \sim 30 \text{ nm}$ の範囲の酸化触媒又は窒化触媒作用を有する金属であり、かつ前記絶縁膜は前記金属薄膜と前記半導体基板との間にバイアス電圧を印加した状態で前記半導体基板を加熱することに

より、前記金属薄膜と前記半導体基板との間に前記触媒作用を有する金属によって形成された膜を含む厚さ $1 \sim 20 \text{ nm}$ の範囲の膜であることにより、高温加熱を用いずに半導体基板の表面に高品質の絶縁膜を制御よく形成するとともに、金属配線以後にゲート絶縁膜を形成できる半導体を実現できる。

【0030】次に本発明の半導体基板表面の絶縁膜の形成方法によれば、半導体基板上に厚さ $0.1 \sim 2.5 \text{ nm}$ の範囲の第1絶縁膜を形成し、次いで前記第1絶縁膜上に触媒作用を有する金属薄膜を厚さ $0.5 \sim 30 \text{ nm}$ の範囲で形成し、しかる後、半導体基板に金属薄膜に対して好ましくは $0.1 \sim 5.0 \text{ V}$ の範囲のバイアス電圧を印加した状態で、 $600^\circ C$ 以下の温度でかつ酸化又は窒化雰囲気中で熱処理を行って第2絶縁膜を形成することにより、効率よくかつ合理的に半導体基板上に薄くかつ均一な絶縁膜を高品質かつ高制御性で形成することができる。

【0031】本発明の絶縁膜の形成方法では、清浄な半導体基板上に、薄い均質な絶縁膜を形成した後、酸化又は窒化触媒となる金属薄膜を形成させることにより、金属薄膜直下の半導体基板を室温($25^\circ C$)から $600^\circ C$ の低温で酸化又は窒化することができる。このとき形成された絶縁膜は膜厚制御性が高く $1 \sim 20 \text{ nm}$ 程度の薄い絶縁膜を容易に形成することができる。また、このようにして形成された絶縁膜は界面特性の優れたものが得られ界面準位密度の低い高品質の絶縁膜となる。このとき形成された絶縁膜の膜質は、半導体基板上にまずはじめに形成する薄い絶縁膜の形成方法により変えることができ、また、絶縁膜の形成速度は熱処理する温度と酸化又は窒化雰囲気の種類により変化させることができる。本発明のさらに好ましい条件においては、半導体基板を室温($25^\circ C$)～ $400^\circ C$ の範囲の温度で酸化又は窒化することができる。

【0032】

【実施例】以下、実施例を用いて本発明をさらに具体的に説明する。

【0033】まず、本発明により絶縁膜を形成する実施例を図1を用いて説明する。本実施例では半導体基板としてシリコン基板を例にとって、MOS容量を形成する工程を説明する。

【0034】まず、シリコン基板1上に分離領域2と活性領域4を形成した。活性領域4の表面には自然酸化膜9が存在している(図1(a))。シリコン基板としてp型(100)、電気抵抗値： $10 \sim 15 \Omega \text{ cm}$ の基板を用い、ボロンのチャンネルストッパを注入後、分離領域2としてLOCOS(local oxidation of silicon)酸化膜を 500 nm の膜厚で形成した。

【0035】次に、活性領域4の表面を洗浄するため、公知のRCA洗浄(W.Kern, D.A.Plutien: RCA レビュー - 31、187頁、1970年)方法によりウェーハ

を洗浄した後、希HF溶液（0.5vol.%HF水溶液）に5分間浸漬し、シリコン表面の自然酸化膜9を除去した（図1（b））。シリコン表面に高品質な極薄絶縁膜を形成するためには、清浄なシリコン表面3が必要であり、シリコン表面の自然酸化膜9の完全除去及びシリコン表面の不純物除去が重要である。

【0036】次に超純水でウェーハを5分間リンス（洗浄）した後、ウェーハを115℃の熱濃硝酸に10分間浸漬し、シリコン基板表面に厚さ1.1nmの化学酸化膜（第1絶縁膜）5を形成した（図1（c））。本実施例においては、半導体基板の洗浄、自然酸化膜の除去後、化学処理や低温の熱処理により半導体表面に薄い酸化膜5を形成した。半導体表面の化学処理方法としては本実施例のような熱濃硝酸に浸漬する方法のほか、硫酸と過酸化水素水の混合溶液に浸漬する方法、塩酸と過酸化水素水の混合溶液に浸漬する方法、アンモニア水と過酸化水素水の混合溶液に浸漬する方法、酸素雰囲気中で600℃以下の低温で加熱する方法、オゾンを経過させたオゾン水に浸漬する方法などが挙げられる。本実施例では熱濃硝酸により重金属などを含まない清浄かつ高品質な化学酸化膜を形成した。また、この他に酸素中600℃から室温で熱処理する方法や、オゾンガス雰囲気中にウェーハを暴露しながら、400℃から室温で熱処理する方法や、紫外線を照射しながらオゾンガス雰囲気中にウェーハを暴露する方法などがある。

【0037】前記で説明した自然酸化膜9の除去は、この後形成される第1絶縁膜5の特性上、重要な役割をもっており、清浄でかつ均質な絶縁膜の形成のために要求される。表面の重金属及び自然酸化膜の除去後、さらにオゾンガスの導入によりウェーハ表面に超清浄な薄い表面保護酸化膜を形成することができ、超清浄なウェーハ表面を得ることができる。

【0038】次に、シリコン基板表面上の第1酸化薄膜5上に、酸化触媒作用をもつ金属膜として、電子ビーム蒸着法により、約4nmの厚さの白金6を蒸着した（図1（d））。この際、白金には99.99wt.%の純度のものを用いた。蒸着速度は0.3nm/分、蒸着中のシリコン基板の温度は50℃とした。

【0039】その後、白金膜にシリコン基板に対して2.5Vのバイアス電圧を印加した状態で、電気炉で乾燥酸素中300℃で2時間加熱した。この熱処理によりシリコン酸化膜7が厚さ7.9nmに成長した（図1（e））。この時、シリコン基板1上には厚さ7.9nmの酸化膜7と厚さ4nmの白金6が形成されている。なお、酸化触媒作用をもつ金属膜としては白金のほかにパラジウムを用いてもよい。酸化膜はゲート酸化膜としても利用できる。

【0040】次に電極を形成するため、電子ビーム蒸着法によりアルミニウム8を0.1μm堆積し（図1（f））、公知のフォトリソグラフィ技術によりゲ

ト電極をパターニングした後、公知のドライエッチング技術によりアルミニウム及び白金をエッチングし、ゲート電極10を形成した（図1（g））。本実施例では、酸化触媒としての白金膜をそのまま電極の一部として使用したが、王水などで白金を除去した後、改めてゲート電極となる導電性膜を形成してもよい。

【0041】本実施例では、熱処理の雰囲気として乾燥酸素を用いたが、酸化膜の作製のためにNOやN₂Oを熱処理雰囲気として用いることもできる。

10 【0042】図2は、洗浄を行い、自然酸化膜を除去した後にシリコン基板表面を清浄化して、その後に熱濃硝酸に浸漬し、しかる後に観測したX線光電子スペクトルである。X線光電子スペクトルはVG製ESCALAB 220i-XLを用いて測定した。この際、X線源としては、エネルギーが1487eVのAlのKα線を用いた。光電子は表面垂直方向で観測した。ピーク（1）は、シリコン基板のSiの2p軌道からの光電子によるものであり、ピーク（2）はシリコン酸化膜のSiの2p軌道からの光電子によるものである。ピーク（2）とピーク（1）の面積強度比から、シリコン酸化膜の膜厚を1.1nmと計算できた。

20 【0043】図3は、濃硝酸で厚さ1.1nmのシリコン酸化膜を形成後、その試料を電気炉に導入し、乾燥酸素中で300℃、10時間加熱し、その後測定したX線光電子スペクトルである。ピーク（2）とピーク（1）の面積強度比は図2のものとはほとんど変わらず、シリコン酸化膜の膜厚は300℃の酸化性雰囲気中での加熱処理により変化しないことがわかる。このことは、通常の熱酸化法では300℃という低温ではシリコン酸化膜をMOSトランジスタのゲート酸化膜として少なくとも必要な2～6nmの膜厚には成長させることが全くできないということを示している。

30 【0044】図4は、熱濃硝酸で厚さ1.1nmのシリコン酸化薄膜を形成し、その上に約4nmの白金膜を電子ビーム蒸着し、さらにその試料を電気炉に導入し、乾燥酸素中で300℃、1時間加熱し、その後、観測したX線光電子スペクトルである。この場合、白金とシリコンの間にはバイアス電圧を印加しなかった。シリコン酸化膜のピーク強度（2）が増加し、シリコン酸化膜が成長したことがわかる。図4中のピーク（2）とピーク（1）の面積強度比より、シリコン酸化膜の膜厚は5.7nmと計算された。

40 【0045】図5は、熱濃硝酸で厚さ1.1nmのシリコン酸化薄膜を形成し、その上に約4nmの白金膜を電子ビーム蒸着し、さらにその試料を電気炉に導入し、シリコン基板に白金に対し2.5Vのバイアス電圧を印加した状態で乾燥酸素中で300℃、2時間加熱し、その後、観測したX線光電子スペクトルである。シリコン酸化膜のピーク強度（2）がさらに増加し、シリコン酸化膜が成長したことがわかる。図5中のピーク（2）とピーク（1）の面積強度比より、シリコン酸化膜の膜厚は10.5nmと計算された。

ーク(1)の面積強度比より、シリコン酸化膜の膜厚が7.9nmと計算された。すなわち、白金薄膜がシリコン酸化膜上に存在すれば、300℃程度の低温加熱によりシリコン酸化膜が成長するが、この際シリコン基板に白金に対し正のバイアス電圧を印加した場合、さらに酸化膜が成長することが確認できた。

【0046】図6は、シリコン酸化膜の膜厚と、乾燥酸素雰囲気中300℃で加熱する際に白金に対してシリコン基板に印加する電圧の関係をプロットしたものである。このプロットの試料は、シリコンウェーハを熱濃硝酸に浸漬することにより1.1nmのシリコン酸化膜を形成し、その上に電子ビーム蒸着法により約4nmの白金膜を蒸着し、その後試料を電気炉に導入し、シリコン基板に白金に対して種々のバイアス電圧を印加した状態で乾燥酸素中300℃で1時間加熱することにより作製したものである。シリコン酸化膜の膜厚は、Siの2p領域のX線光電子スペクトルから見積った。このプロットから、加熱処理中、シリコン基板に正の電圧を印加した場合、酸化膜厚が増加し、負の電圧を印加した場合は、それが減少することがわかる。この実験結果は、シリコン酸化膜中の移動種にO⁻やO₂⁻の陰イオンが含まれており、これらのイオン種の移動がシリコンに正の電圧を印加することにより促進され、酸化膜の成長が促進されることを示している。また、この実験結果は、絶縁膜の膜厚が熱処理中に印加する電圧によって制御できることを示している。

【0047】図7は本発明の方法で形成した絶縁膜をMOSトランジスタに適用した場合の実施例である。P型基板31上に素子分離形成後、活性領域にしきい値電圧制御としてボロンを $1 \times 10^{18} / \text{cm}^2 (\text{atom})$ の濃度が得られるようにイオン注入した後、ウェーハ表面を洗浄し、さらに無水HFガスにより約10秒間自然酸化膜のエッチング(除去)を行った後、続いてオゾンガス中に暴露したシリコン表面に厚さ1nmの酸化膜を形成した。その後、電子ビーム蒸着法により白金34を厚さ4nmに堆積し、その後、シリコン基板に白金に対し2.5Vのバイアス電圧を印加した状態で乾燥酸素雰囲気中300℃で2時間加熱処理を行い、膜厚7.9nmのゲート酸化膜33を形成した。その後ポリシリコン膜35を公知の減圧気相成長法により530℃で100nm形成した。この時の堆積膜は非晶質で濃度は $3 \times 10^{20} / \text{cm}^3 (\text{atom})$ である。その後、公知のフォトリソグラフィ技術によりゲート電極のパターニングを行い、公知のドライエッチング技術によりゲート電極の非晶質シリコン35/白金34/ゲート酸化膜33のエッチングを行った。その後、サイドウォールエッチング36として燐ドーパドオキシナイトライド膜を堆積した。さらにサイドウォールエッチングを行った後に、ソースドレイン38をイオン注入により形成した。この他にも、金属配線工程後にMOSトランジスタを形成することも、本

発明の如き低温絶縁膜形成法を用いることにより可能となる。なお、図7において、31はp型シリコン基板、32はp型ウェル領域、37はソースドレインLDD拡散層、38はソースドレインn⁺拡散層である。

【0048】

【発明の効果】以上説明したとおり、本発明の半導体によれば、半導体基板表面に絶縁膜と金属薄膜とをこの順番に含む半導体であって、前記金属薄膜は厚さ0.5~30nmの範囲の酸化又は窒化触媒作用を有する金属であり、前記絶縁膜は前記金属薄膜と前記半導体基板との間にバイアス電圧を印加した状態で前記半導体基板を加熱することにより、前記金属薄膜と前記半導体基板との間に前記酸化又は窒化触媒作用を有する金属によって形成された膜を含む厚さ1~20nmの範囲の膜とすることにより、高温加熱を用いずに半導体基板の表面に高品質の絶縁膜を制御性よく形成すると共に、金属配線以後にゲート絶縁膜形成可能な半導体を実現できる。

【0049】次に本発明の半導体基板表面の絶縁膜の形成方法によれば、半導体基板表面に絶縁膜を形成するに際し、半導体基板上に厚さ0.1~2.5nmの範囲の第1絶縁膜を形成し、次いで前記第1絶縁膜上に酸化又は窒化触媒作用を有する金属薄膜を厚さ0.5~30nmの範囲で形成し、しかる後、前記金属薄膜と前記半導体基板との間にバイアス電圧を印加した状態で、600℃以下の温度でかつ酸化又は窒化雰囲気中で熱処理を行って第2絶縁膜を形成することにより、効率よくかつ合理的に半導体基板上に薄くかつ均一な高品質の絶縁膜を高品質かつ高制御性で形成することができる。

【0050】また本発明のさらに好ましい絶縁膜の形成方法によれば、半導体基板を600℃以上の高温に暴すことなく、室温から600℃程度の低温で、高品質の極薄絶縁膜を膜厚制御性よく形成することができ、熱履歴を問題にすることなく高品質の極薄ゲート絶縁膜を形成することができる。さらに、本発明の如き絶縁膜の形成方法を多結晶シリコン上、非晶質シリコン上に応用することにより、高性能の容量を形成することが可能になる上、低温酸化または低温酸窒化の特徴を生かして、金属配線工程以後にMOSトランジスタ形成を行うことができ、プロセス、デバイス設計の自由度の向上及び性能を大幅に向上させることができる。

【図面の簡単な説明】

【図1】 本発明の半導体基板表面の絶縁膜の形成方法を用いてMOS容量を形成する場合の一実施例のプロセス図であって、(a)はシリコン基板上に分離領域と活性領域を形成した工程、(b)はシリコン表面の自然酸化膜を除去した工程、(c)はシリコン基板の表面に化学酸化膜(第1絶縁膜)を形成した工程、(d)は酸化触媒作用をもつ金属膜として白金膜を形成した工程、

(e)はシリコン基板と白金の間にバイアス電圧を印加した状態で酸化雰囲気中で加熱処理することによりシリ

コン酸化膜（第2絶縁膜）を形成した工程、(f)は電極膜を形成した工程、(g)はゲート電極を形成した工程を各々示す。

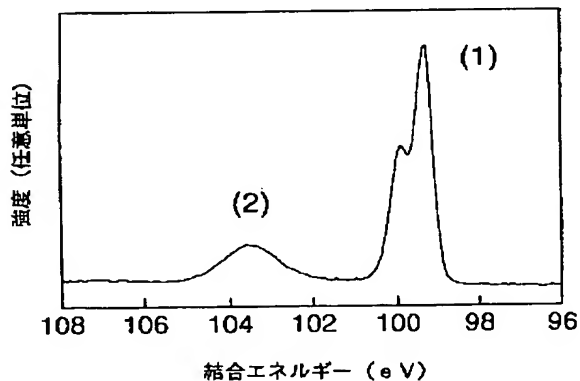
【図2】 本発明の半導体基板表面の絶縁膜の形成方法を用いてMOS容量を形成する場合の一実施例において、洗浄を行い、自然酸化膜を除去した後にシリコン基板表面を清浄化して、続いて熱濃硝酸に浸漬して、その後観測したX線光電子スペクトルである。

【図3】 半導体基板表面に絶縁膜を形成してMOS容量を形成する場合において、濃硝酸でシリコン酸化膜を形成後、その試料を電気炉に導入して乾燥酸素中300℃で10時間で加熱し、その後測定したX線光電子スペクトルである。

【図4】 半導体基板表面に絶縁膜を形成してMOS容量を形成する場合において、熱濃硝酸でシリコン酸化薄膜を形成して、その上に白金膜を電子ビーム蒸着し、さらにその試料を電気炉に導入して、白金とシリコン基板間にバイアス電圧を印加しない状態で乾燥酸素中300℃で1時間加熱して、その後測定したX線光電子スペクトルである。

【図5】 本発明の半導体基板表面の絶縁膜の形成方法を用いてMOS容量を形成する場合の一実施例において、熱濃硝酸でシリコン酸化薄膜を形成して、その上に白金膜を電子ビーム蒸着し、さらにその試料を電気炉に導入して、白金に対しシリコン基板に2.5Vのバイアス電圧を印加した状態で乾燥酸素中300℃で2時間加熱して、その後測定したX線光電子スペクトルである。

【図2】



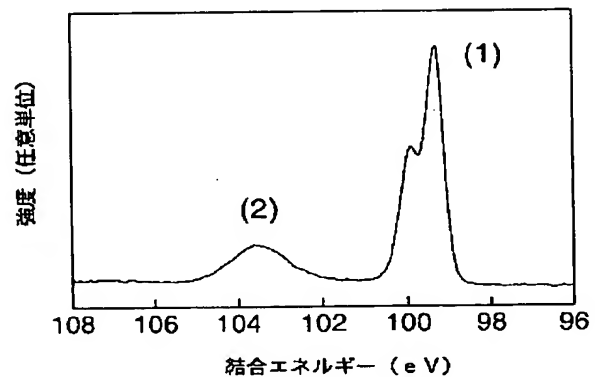
【図6】 半導体基板表面に形成された酸化膜の膜厚を、乾燥酸素中300℃で加熱する際に白金に対してシリコン基板に印加したバイアス電圧に対してプロットした図である。

【図7】 本発明の方法により形成した絶縁膜のMOSトランジスタへの適用例を示す断面図である。

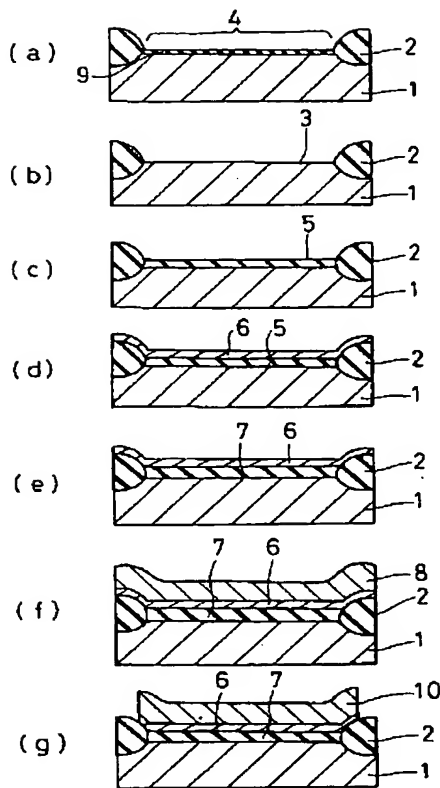
【符号の説明】

- 1 シリコン基板（半導体基板）
- 2 分離酸化膜
- 10 3 清浄な半導体表面
- 4 半導体表面の活性領域
- 5 清浄な半導体表面上に成長させた酸化膜（第1絶縁膜）
- 6 白金薄膜
- 7 酸化膜（第2絶縁膜）
- 8 金属堆積膜（スパッタアルミニウム合金）
- 9 半導体表面の自然酸化膜
- 10 金属ゲート電極
- 31 p型シリコン基板
- 20 32 p型ウェル基板
- 33 ゲート絶縁膜
- 34 白金
- 35 ゲート電極の非晶質シリコン
- 36 サイドウォール
- 37 ソースドレインLDD拡散層
- 38 ソースドレインn⁺拡散層

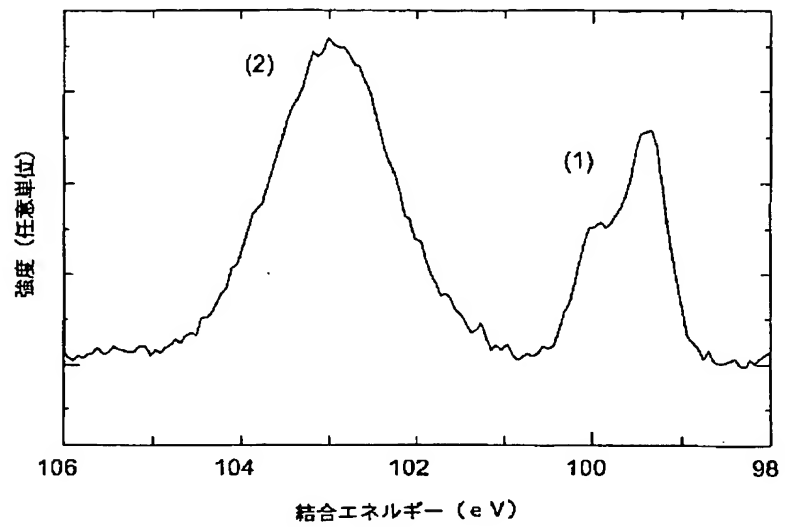
【図3】



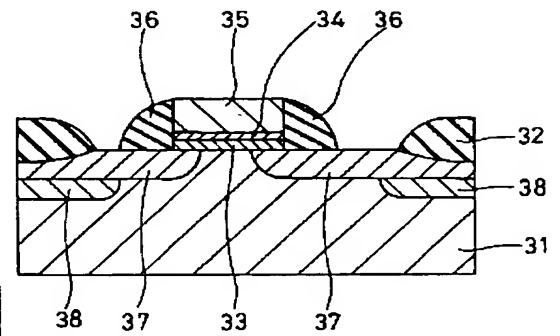
【図1】



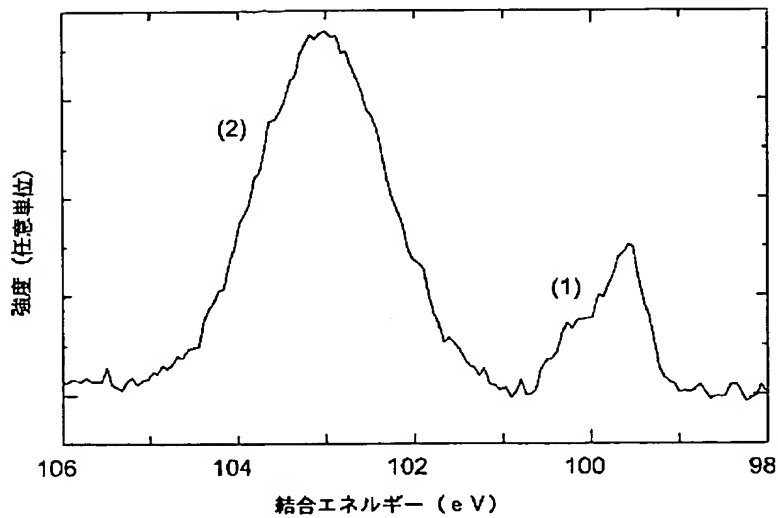
【図4】



【図7】



【図5】



【図6】

